

【隔月連載記事】

超電導量子コンピュータの実現に向けて（その1）

NEC 基礎研究所
主席研究員 蔡 兆申

量子コンピュータの夜明け前

これまで、情報処理能力は、それを実現できる電子デバイスの集積度に、ほぼ比例して増大してきた。これは現在のあらゆるコンピュータ技術や情報処理技術について、言えることである。この解説でこれから述べる「量子的」に対比して、「古典的」とも呼ぶべき情報処理理論に立脚したシステム全てに、このことは当てはまる。共鳴トランジスタや「古典的」ジョセフソン回路等^{*1}もその例外ではなかった。多値論理・多値メモリにおいても情報処理量と集積度問題は単に比例的に改善されるだけにとどまっている。

情報処理技術の古典的パラダイムの下では、飽くことを知らない集積度の追求という束縛に縛られた条件下で、デバイスやシステムは進化してきた。集積化の問題はニューラルネットワークやセルラーオートマトン等の新規な回路提案においてはむしろ逆に更に厳しくなっている。この古典的情報処理ルールではどのように優秀な単体素子であっても、実際上の真剣勝負の競争は決して素子レベルでは議論されず、集積回路レベルで行われるのである。その意味で情報処理を担う実体は、「電子デバイス」ではなく正確には「集積回路」である。実際このような限りなく拡大する集積度の要求は、シリコン集積回路技術が今日まで情報処理産業を支配し続けてきた大きな要因の一つである。

一方これまでに、化合物半導体素子、超電導素子等の数多くの高性能「ポストシリコン」素子の提案がなされてきたが、その素子の実用化には常にこの集積度の束縛という巨大な壁に阻まれてきている。ここで「早い者全勝の原理」が思い起こされる。これは発展・進化の余地のあるシステムがひとたび確立されると、後追いの類似のシステムには、たとえ多少の性能的優位性があっても、なかなか取って代わるチャンスは巡ってこないという生存競争の法則である。蛋白質コーディングシステムや陸上脊椎動物も歴史上ただ一度しか発現しなかった進化のステップで、早い者全勝原理が悠久に破られずに踏襲されてきた典型的例である。このようなことに思いめぐらせながら考えるのだが、現在のシリコンCMOS集積回路システムは、かつて電子情報処理回路がニッチであった初期段階で技術分野を独占できた幸運児であったと考えると、これを他のシステムにより置き換えることは至難の業であるといえるのかもしれない。このような置き換えが成立し、新たなより効率のよいシステムが成立するには、私の考えるところ、二つのシナリオが考えられる。

第一にはCMOSの進化のロードマップが飽和したときにチャンスは廻ってくる。第二は新たな情報処理のパラダイムが発見され、シリコンCMOS集積回路の能力では満たせない条件が要求される時である。このような可能性を秘めた新たな情報処理パラダイムに期待される特徴の一つは、素子集積度が情報処理能力に線形に比例する現在の集積度の束縛を打破できることである。前置きが長くなったが、本文で以下に議論する量子情報処理は正にこのような可能性を保有する全く新たな情報処理の概念である。特に始めて固体電子素子として量子情報処理用デバイスの試作に成功した超電導電荷量子ビット素子についても詳細に紹介する。

図1に示したのは情報処理用電子デバイスの大変一般的なトレンドである。ここでは横軸に1ビットあたりのエネルギー消費量、縦軸に集積度をプロットしてある。集積度は先に述べたとおり情報処

理に関して大変重要なパラメーターである。エネルギーの削減も情報処理速度向上と消費電力低減を同時に満足するためには重要なパラメーターである。この図のハイライトは「古典的情報処理」と表示した黄色の大きな趨勢を示す矢印である。実際に集積度もビットあたりのエネルギー消費も時間と共に指数関数的に変化しているため、図のように対数 対数プロットで直線的に変化している。リレーや真空管そしてバイポーラー等の先駆的技術を受け継いでCMOS技術の確立により古典的情報処理の進歩のペースが本格的に確立した。所謂ロードマップの確立である。この古典的情報処理の主軸にはシリコン系ロードマップ以外にも、真空管やリレーもほぼ位置しているが、本格的な集積回路の幕開けと言う意味ではCMOSの出現に決定付けられている。その意味では前出の早い者全勝の原理と矛盾なく、古典的情報処理デバイスの世代交代はまだ起こっていない。

注目すべきはCMOSのスケールングには遅かれ早かれ物理的限界が必ずやってくることである。このムーアのスケールング則は他の工業製品に例を見ない、実に6桁以上の集積度向上を達成した実績があるが、その限界は確実に存在する。1ビットあたりのエネルギーでみるとCMOSの限界の向こう側に単一電子素子やジョセフソン素子などの典型的な低エネルギー素子が存在する。しかしすでに指摘したように、これらの高性能デバイスの情報処理デバイスとしての成功はその集積度の達成に関わっている。その場合問題になる達成すべく集積度は、CMOS技術が限界をきたすと思われる 10^{11} bit/chip(DRAM)または 10^9

トランジスタ/cm²(MPU)と言う大変高いハードルが設定されている。この高いハードルを超えることに成功すると、早い者全勝の原理を克服して図1で示したような古典的情報処理トレンドはポストCMOS 後も維持される(図1 斜線部)。

図1に赤い矢印で示したのはもう一つの情報処理発展の可能性を示すシナリオである。これこそ集積度の束縛を断ち切り、小規模な回路で莫大な計算空間の確保を可能にする量子情報処理技術である。次章(超電導Web21 3月号)にこの新たな情報処理方式の簡単な紹介をする。

* 1「量子的」ジョセフソン回路については次回以降で述べることにする。

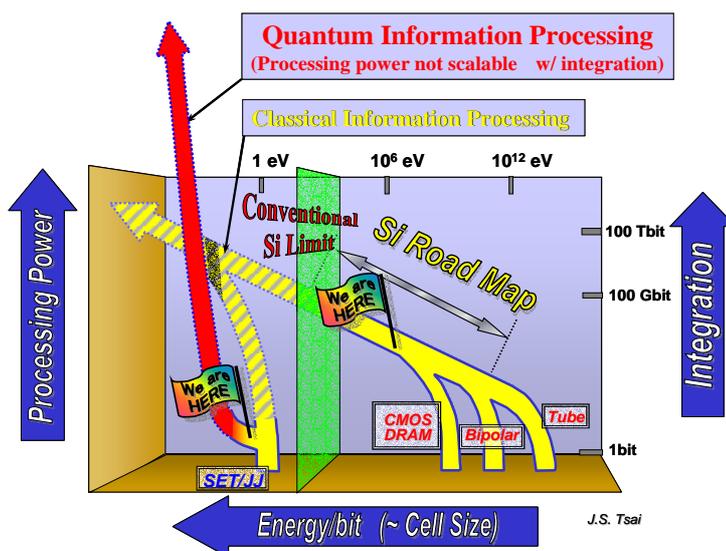


図1 情報処理の発展

[超電導 Web21 トップページ](#)

【隔月連載記事】

超電導量子コンピュータの実現に向けて（その2）

NEC 基礎研究所
主席研究員 蔡 兆申

量子情報処理の特徴

80年代の初頭にファインマンは量子力学を使った情報処理の可能性、特に効率的な量子系のシミュレーターなどについてのアイデアを公にしている。その後ドイチェやジョサらの量子チューリング機械や量子アルゴリズムの提案により量子情報処理の概念が確立した。

古典情報処理の情報単位、古典ビットでは、二つの古典的物理状態（電圧状態や電流状態）を利用して0と1を構成する。一方、量子情報処理では量子ビットと言う情報の単位を使う。これは二つの量子的物理状態を利用する。量子ビットの最大の特徴は二つの状態を量子論的に重ね合わせ出来ることである。量子的重ね合わせ状態はコヒーレント状態とも呼ばれ、古典物理には類似の状態は存在せず、量子系特有の状態である。左右二つのスリットを通過する電子の干渉現象はよく知られた量子現象である。電子の数がたとえ1個であっても、右のスリットを通過する電子状態と左のスリットを通過する電子状態が干渉を起こすが、これがまさに二つの状態の重ね合わせ現象である。量子力学の確率的解釈によると、スリットを通過する時点で一つの電子は同時に右のスリットと左のスリットで存在すると言う日常的常識では全く考えられないことが起こる。同じように量子ビットでは0と1に対応する二つの量子状態を重ね合わせ、0と1が同時に存在する状態を作り出すことが出来る(図2参照)。1ビットでは古典計算機と量子計算機では特に実質的には大きな違いは無いが、ビット数が増えた場合目覚ましい違いが出現する。図2で示すようにビット数がNの場合、古典計算機ではNビットの情報が入力され、それが演算中に変換される。その情報量は演算中、出力を通して常にNビットである。一方、量子計算機ではNビットの入力情報は演算中に、量子絡み合い状態と呼ぶ複数個の量子ビットのコヒーレントな量子重ね合わせ状態を形成し、同時に 2^N の情報量として扱うことが出来る。最後に読み出しに、コヒーレント状態の観測を行うが、観測によりコヒーレントな重ね合わせ状態は壊されNビットの基底状態が観測結果として出力される。このように演算時に指数関数的に増加する情報量を扱えるのが量子計算の特徴で、大規模並列演算との表面的類似性が指摘されている。

実際N量子ビットの計算機を実現するために、N個の量子状態（量子準位）を一つのデバイス内で準備する必要はない。Nビットのシステムは1量子

Quantum parallelism

1 bit

Classical bit : {0,1}

Quantum bit (Qubit): $\alpha|0\rangle + \beta|1\rangle$

N bit

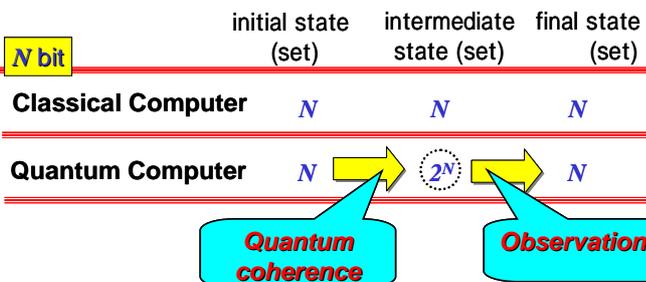


図2 古典計算機と量子計算機での情報処理プロセスの違い

ビットと2量子ビットの量子ゲートの組み合わせで構成できる。これはちょうど古典計算機の全ての動作がOR ゲートとAND ゲートで構成できるのと同じである。

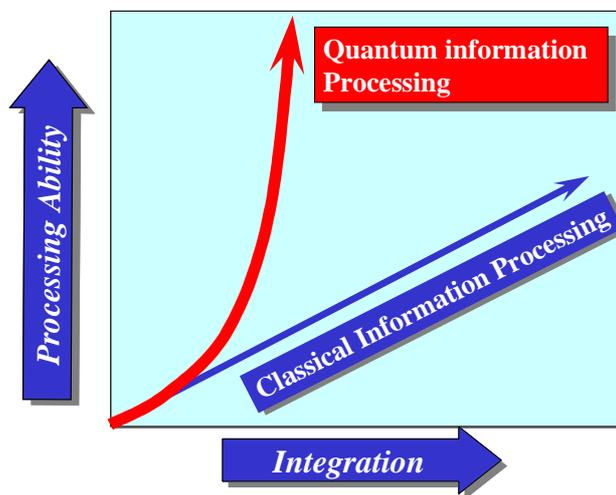
量子情報処理力と回路集積度

しかし、量子計算機は大規模並列演算と本質的に違い、特に小規模な回路で膨大な情報空間の創出が可能なが大きな違いだ。全ての演算に対してこのような指数関数的に増える情報空間で有効に機能するアルゴリズムはまだ提案されてはいないが、実際に演算を指数関数的に早くするアルゴリズムの存在は、すでに報告されている。その代表例がShurの素因数分解アルゴリズムと呼ばれ、RSA 公開鍵暗号を完全に無力化する強力なものである。一般的に言って量子計算はこの素因数分解問題や「トラベリングセールスマン問題」・「地図色分け問題」等の、問題の要素の大きさに対して指数関数的に計算量が増える問題に適し、演算は難しいが検算は一瞬にして出来るような問題で有効性が判定しやすい。これらの問題の多くは「NP完全問題」と呼ばれ、古典計算機の最も苦手とする問題である。また、一つのNP 完全問題が解けると全てのNP完全問題が解けることが知られているので、このような問題に対応する量子計算アルゴリズムを開発することが今後期待されている。¹⁾

このように最大で指数関数的に計算能力が増える(または計算速度が速くなる)量子情報処理を今までの古典情報処理と比較すると図3のようになる。古典情報処理では計算機の集積規模に線形に比例して計算能力が増えるが、量子情報処理では集積規模に対して情報処理能力は非線型に(最大では指数関数的に)増加する。このような可能性をフルに生かせれば、図1(その1(「超電導Web21」2002年1月号掲載))に赤色の矢印で示した新たな電子情報処理のパラダイムの創出が期待される。

またよく誤解を招く量子計算機の確率的出力の有効性について一言。確かに量子系の記述は本質的には確率的な扱いをするので(アインシュタインの異議にもかかわらず)、その出力は確率的要素が介在する。量子アルゴリズムは複数量子の干渉実験ととらえることができ、その結果としてよく知られているように干渉パターンが得られる。量子アルゴリズムの有用な情報としての解は、このような複雑な干渉実験において、極端に高い確率の出力(データ検索)や干渉パターンの周期(素因数分解)などに求められるよう設計されている。また、量子アルゴリズムが得意とするのは検算が簡単な問題であるので、正しい解が得られるまで数回計算を繰り返せばよい。²⁾したがって確率的な出力においても有用な解が得られるのである。

次回から、このような量子ビットを実現する試みと、量子ビットを固体電子素子で実現する手法について述べる。



- 1) 素因数分解はNP 完全問題ではない。
- 2) 素因数分解の検算は一回の割り算である。

図3 古典情報処理と量子情報処理：集積度と情報処理量関係

【隔月連載記事】

超電導量子コンピュータの実現に向けて（その3）

NEC 基礎研究所
主席研究員 蔡 兆申

ナノテクノロジーと固体電子素子による量子ビット

量子情報処理デバイスを実現する物理系の選択に当たり、当然ながら量子コヒーレンスが保ちやすい原子や分子のような微視的な系が、従来の量子ビットの研究の対象になっていた。¹⁾しかし原子や分子内の量子状態を使うこれらの系では、情報処理技術としての拡張性、設計性、取り扱いやすさ、システム化などで、未解決の技術障壁が幾重にも重なっている。一方、集積化可能な固体電子素子による量子ビットの作製が可能になれば、これら応用技術上の課題は大半が解消でき、情報処理技術として将来的に極めて有望である。

図4の右の二つの例は分子内の核スピンを利用した量子ビットと原子（イオン）の電子軌道を利用した量子ビットであり、いずれも微視的でスケージングの成り立たない系である。一方固体電子素子は素子集積規模の指数関数的スケージングが一般的に可能であることが多くの例で示されている。その代表的な例がシリコン集積回路であり、18ヶ月で集積度が2倍になるムーアの法則が成り立っている。量子コンピューティングにおいては、計算能力が指数関数的に向上することが可能なために、一般的にはこのような巨大な集積度は必要とされない。

例えば数百ビット以上の量子素因数分解には数千ゲート近いシステムで対応できると推測される。コヒーレンスが散逸効果などで無くなることをデコヒーレンスと呼ぶが、その影響を低減する量子エラー訂正を行う場合、必要なゲート数はさらに一桁近く多くなる。したがって高々数万個のゲートの小規模な集積システムで、古典的ペタフロップスコンピュータが宇宙の年齢（200億年）をかけても解けない大規模な計算を、量子コンピューティングは、数秒で実行することが出来る。しかし通常の微視的系を使った量子ビットシステムではこのような小規模な集積度さえ達成することは到底無理であるように思われる。

その意味で、集積度のスケージングが期待できる固体電子素子で量子ビットを構成しようという試みが進められている。表1に提案されている主な固体電子量子ビット研究を一覧表にした。固体素子で量子ビットとして利用出来ると提案されている物理状態は、主に超電導状態、電子の状態、および原子核のスピン状態である。一般的には固体電子素子は単純な微視的系に比べ大変複雑だけに、強く外部と結合しているので、量子コヒーレンスは保ちにくい。表1のうち超電導状態の電荷量子ビットのみがこれまでに実証されているのみである。²⁾以下の章でこのデバイスについて詳細に説明する。超電導量子ビットは異なる電荷数状態を持つ二つの超電導状態(電子対箱)、または異なる位相状態を

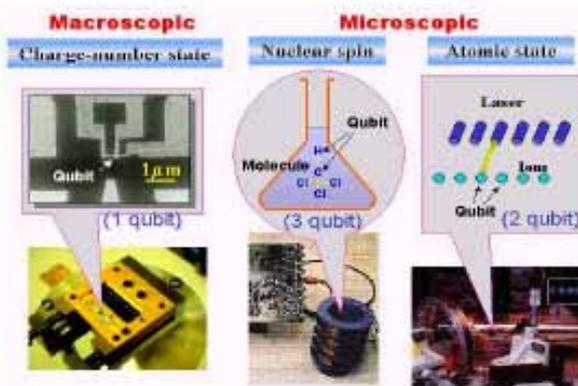


図4 量子ビットの種類と構成例

持つ二つの超電導状態(超電導量子干渉計 - SQUID)を使って、量子ビットを構成する案がある。電子の量子状態を利用した量子ビットもいくつか提案されている。スピン1/2のフェルミオンである電子はそれ自体が二つのスピン状態(上向きと下向き)を持ち自然に量子ビットを構成するので、電子スピンを利用した量子ゲートも提案されている。スピン自由度以外にも電子の二つのエネルギー準位を利用して量子ビットを構成する案もある。電子の空間的捕捉は、半導体量子ドットへの閉じ込め、液体ヘリウム上の閉じ込め、そして局在した核スピンによる結合と言ったような案がある。

表1には量子計算における重要なパラメーターであるデコヒーレンス時間、または最大ゲート操作回数(デコヒーレンス時間÷ゲート操作時間)はあえて表記していない。その理由は、デコヒーレンス時間は多くの要素に左右されやすい性質のもので、実際に実験を行って見ないと、単純な理論的推測だけでは確立しにくい性質のパラメーターであるからである(実験は今のところ超電導電荷量子ビットしか成功していない)。

スピンのない²⁸Siに囲まれた孤立した³¹P原子核のスピンを量子ビットに利用する研究が主にオーストラリアで大掛かりに進められている。核スピンはデコヒーレンス時間が比較的長いという利点がある。しかしこのデバイスを作成するための微細加工精度は、表1 からわかるように、他のどの提案よりもその達成が難しいだろう。

さて表1の固体電子量子ビットデバイスは全てナノテクノロジーの範疇にある(ヘリウム上の電子以外が特にそうである)。ここでナノテクノロジーと情報量のスケールリングの問題に少々言及したいと思う。ナノテクノロジーの切り口はさまざまあるが、情報量のスケールリングは一つの大切な尺度である。

図5に素子寸法と情報集積量という二つの重要なパラメーターを使って、テクノロジー全般を分類整理した。図中赤で示した技術は、すでに実現している系で、青で示したのはそうではない系である。そのうちナノテクノロジーと認められるのは、この見方によると、薄緑のエリアである。単なる分子レベルの技術というのは、扱うビットサイズがナノサイズではあっても、情報量のスケールリングが出来ないという意味でナノテクノロジーとは呼べないであろう。スケールリングが可能な固体素子量子ビットは、情報量において他の系を遥かに凌ぐ可能性を秘めている究極のナノテクノロジーデバイスと言ってよいのではなからうか。

次回に超電導電荷量子ビットの詳細を解説する。

テクノロジー	量子数 (量子ビット)	加工精度	
超電導状態	電子対補	電荷談伏態	100nm
	SQUID	位相状態	100nm
電子状態	半導体量子ドット	量子準位 - 電子スピン	100nm
	ヘリウム 閉面電子	量子準位	500nm
	Pドーパ SiGe	電子スピン	100nm + P 原子制御
核	Pドーパ Si	核スピン	5nm + P 原子制御

表1 提案されている固体電子量子ビット

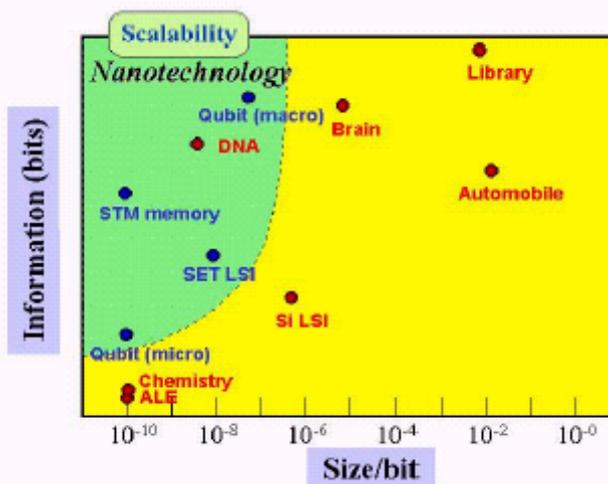


図5 情報処理能力のスケールリング性とナノテクノロジー

- 1) 例えば, L. Chuang, N. A. Gershenfeld, and M. Kubinec, Phys. Rev. Lett, 80, 3408, 1998 ;
C. Monroe, D. M. Meekhof, B. E. King, W. M. Itano, and D. J. Wineland, Phys. Rev. Lett., 75, 4714, 1995 等
- 2) Y. Nakamura, Yu. A. Pashkin, and J. S. Tsai, Nature, 398, 786, 1999

[超電導 Web21 トップページ](#)

【隔月連載記事】

超電導量子コンピュータの実現に向けて（その4）

NEC 基礎研究所
主席研究員 蔡 兆申

超電導量子ビット

これまで解説してきたように、量子平行状態（Quantum parallelism）を利用する量子情報処理技術は多くの素晴らしい技術革新性を備えている。その実現のためにある物理系を選択して量子コンピュータを構成しようとする場合、その物理系が次のような課題をクリアできるかが系の選択の鍵となる。¹⁾ すなわち、(1)量子ビットの操作方法を確立し、(2)その状態の初期化が可能で、(3)デコヒーレンス時間が計算時間と比べ十分長く、(4)複数の量子ビットを結合しコヒーレントなゲート操作が可能で、(5)量子ビットの状態を観測し、(6)正確に読み出せること等が条件である。

まず、コヒーレンスを保持できる物理系の選択についてであるが、量子波の収束する前の非局在的なコヒーレント量子状態を利用するので、既に述べているように、これまでは量子コヒーレンスが保ちやすい原子や分子などの微視的な物理系が、量子ビットの研究対象になっていた。²⁾ しかし原子や分子内の量子状態を使うこれらの物理系は、次の課題であるデバイス・装置としての設計性、小型化して取り扱い易くしたり、さらに大規模集積化やシステム化などへの技術的見通しを立てにくいという問題がある。これらの多くの技術障壁を打破でき、指数関数的な拡張性（cf. Moore の法則、「超電導Web21」2002年1月号参照）も期待できる固体電子素子による量子ビットが特に望まれている。

量子ビットを構成する物理系として、固体中の巨視的量子状態である超電導状態を利用しようとするのは、極めて自然である。巨視的量子効果がマクロなレベルで実現しているジョセフソン接合は、多くの内部散逸機構を伴っている巨視的な実体であるにも関わらず、二つの全く材料・種類の異なるジョセフソン接合間のジョセフソン電圧を比較すると、 10^{16} 分の一という驚くべき精度で接合の特性が一致していることが分かっている。³⁾ すなわち超電導状態は、内部及び外部の摂動や散逸に対し素晴らしく孤立している状態で、従ってジョセフソン接合が、弱いデコヒーレンスが要求される量子ビットを構成するのに大変向いていることを示唆している。

ジョセフソン接合を使って量子ビットを作製する方法は表1（「超電導Web21」2002年5月号参照）のように幾つか考えられている。超電導状態を利用する素子は、大きく単純化すると、電荷量子ビットと磁束量子ビットに分類できる。すなわち単一クーパー対電荷量子ビットと、^{4), 5)} RF SQUID 磁束量子ビットである。(図6) 現在のところ、電荷量子ビットがNakamura, Pashkin, Tsai によって実現できたことは報告されている。^{6), 7)}

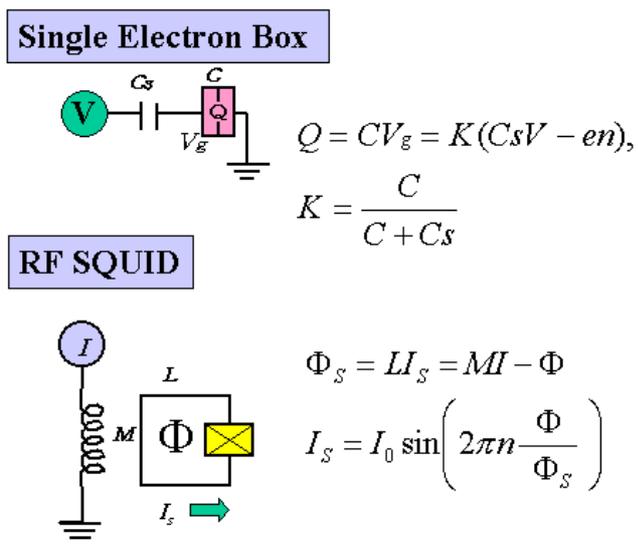


図6 ジョセフソン接合電荷量子ビットと磁束量子ビット

同じく固体量子ビット素子として提案されている半導体量子ドットと比べ、超電導状態にある巨視的量子系を使った超電導量子ビットは素子パラメータであるジョセフソンエネルギーや静電エネルギーが、技術的に作製容易な巨視的サイズや構造で制御できる点は比較にならない優位性であると思われる。

超電導クーパー対電荷量子ビット

超電導電荷量子ビットは図7に示すように単一電子対箱として超電導の島電極と、そこに外部から、ジョセフソントンネル接合と静電容量により接続している二つの電極、すなわちトンネル電極とゲート電極、から構成されている。この素子の重要なパラメータはトンネル接合のジョセフソンエネルギー E_J とトンネル抵抗 R 、そして島に電子をひとつ注入する時に必要な単一電子電荷エネルギー

$E_{es} \cong e^2 / 2C_\Sigma$ である。

C_Σ はトンネル接合容

量 C_t とゲート容量 C_g

の和で、島の総静電容量

である。素子の微細化に

より島の容量 C_Σ が十

分小さく ($E_c \cong e^2 / 2C_\Sigma \gg k_B T$) トンネル抵抗 R が十分大きい ($R > h/4e^2$) という条件が満た

されると、島の中の余剰電子数 n は静電効果によりトンネル電極・ゲート電極間の電圧 V に対して離散的な値を取り、電子は一つずつトンネルする。これがよく知られた単一電子効果であり、この場合電子はある電圧で一つだけ島に移動できる。

超電導状態では島への電荷の出入りは電子対(クーパー対と呼ばれる超電導電流キャリア)のトンネルのみに制限することが出来る。この状況では $V = \frac{e}{C_g}(n+1)$ の電圧で電子対がひとつ島に出入りする

るので、この条件を共鳴条件と呼ぶ(この場合電荷数 n は偶数)。我々が量子ビットとして利用するのは島における二つの隣り合った電荷状態、つまり n と $n+2$ という電荷数が電子対一個分だけ異なった量子

状態である。この二つの状態は共鳴条件 $V = \frac{e}{C_g}(n+1)$ 近傍でジョセフソントンネル現象によりコヒ

ーレントに強く混合し、図8のようにエネルギーバンド図にジョセフソンエネルギー E_J に相当するギャップを生じる。 $E_c > E_J$ の場合、共鳴条件で隣接した二つの電荷状態のみが結合するので、量子力学的二準位系が準備されたことになり、これを量子ビットとして利用できる。

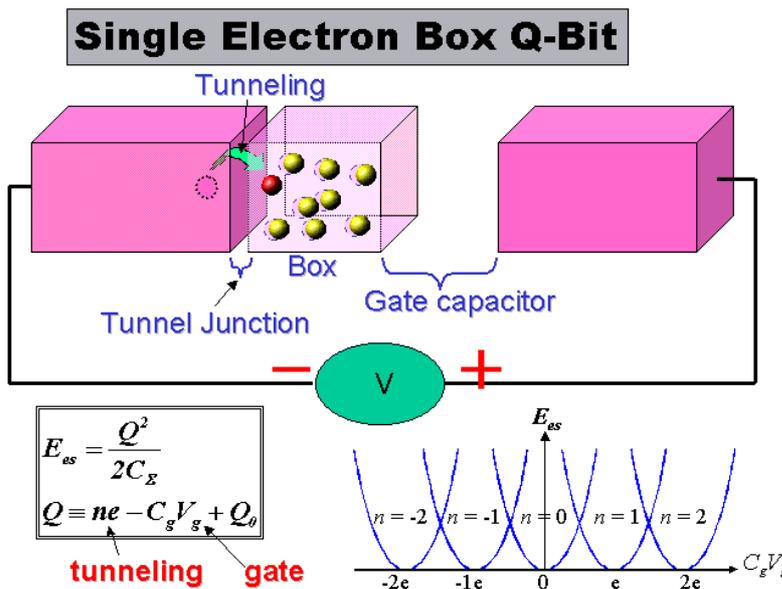


図7 単一電子箱による量子ビットの動作原理

この二準位系をコヒーレントに結合するのに基本的には二つの方法がある。一つ目の方法は多くの量子ビットでしばしば使われている図 9(a)で示したような適当なエネルギーの光子を使う方法である。実際この方法で我々は量子ビット操作の実験に成功している。しかし完全に電氣的な量子ビット操作を目指して、我々は図 9(b)に示した実験を行った。これは共鳴状態から十分離れたバイアス点で初期状態を準備し、その後パルス状の高速ゲート電

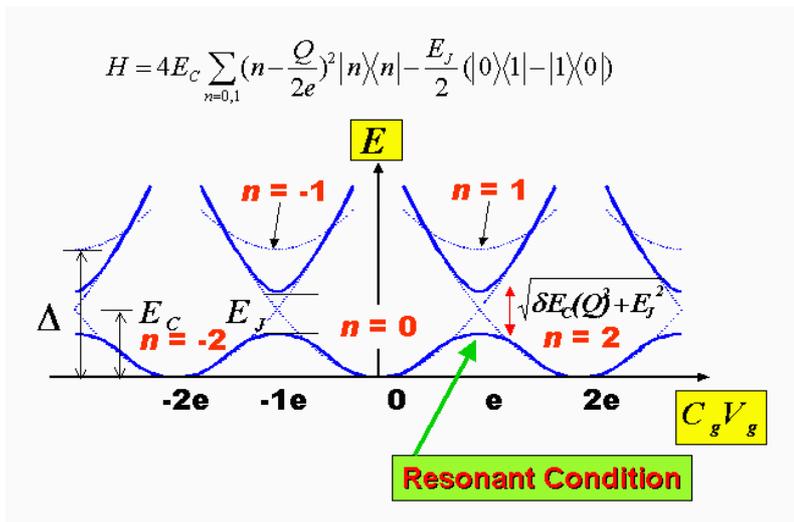


図8 コヒーレントな超電導状態にある単一電子箱中の電子数とエネルギー準位図

圧を印加して急速に系を共鳴状態に移行させる。このとき電圧パルスの立ち上がりバンド間トンネルを引き起こすくらいに十分早いと、系はギャップ下の下部エネルギーバンドに沿って発展せず、バンドギャップの中間で n 電荷数状態と n+2 電荷数状態が縮退した状態が実現する。この時点で縮退した二つの量子状態は、量子力学に従いコヒーレントな量子振動をはじめ。この時の振動の角周波数は E_J/h (結合エネルギー) である。

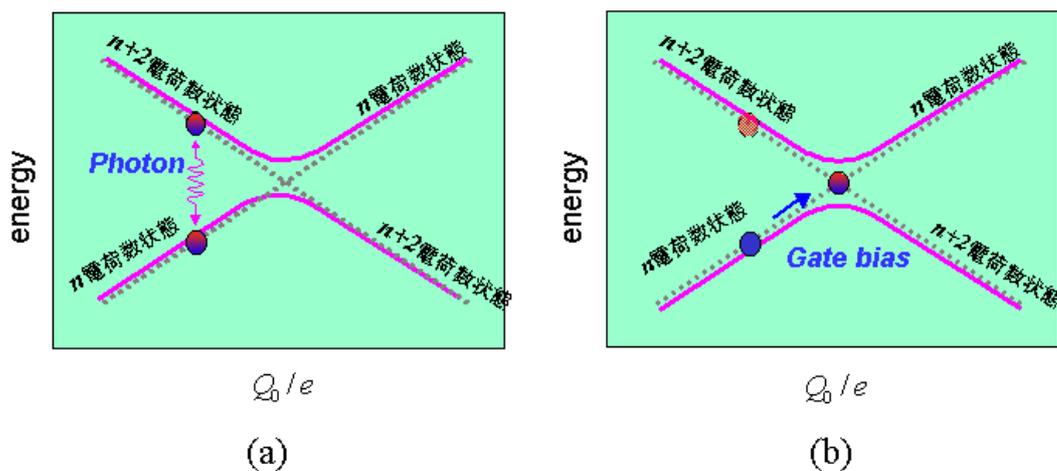


図9 量子ビットの状態操作

この系は電圧パルスの幅 Δt の間、量子振動を伴った時間発展を続け、パルスの終了により量子振動は止まり、バイアス点は初期状態にもどる。パルス終了後、系はまだ重ね合わせ状態にあり、その重ね合わせ係数は Δt の時間発展の最後状態を反映する。従って Δt を変化させることにより任意の二量子状態の線形重ね合わせが実現できる。これが正に量子ビット操作に相当するオペレーションとなっている。

次回は以上説明してきた超電導電荷量子ビットの構造とその試作実験結果について解説する。

参考文献

- 1) D.P. DiVincenzo, Topics in Quantum Computers, in: Mesoscopic Electron Transport, L. Kowenhoven, G. Schoen and L. Sohn (eds.), NATO ASI Series E (Kluwer Academic, Dordrecht, 1997)
- 2) 例えば, L. Chuang, N. A. Gershenfeld, and M. Kubinec, Phys. Rev. Lett, 80, 3408, 1998 ; C. Monroe, D. M. Meekhof, B. E. King, W. M. Itano, and D. J. Wineland, Phys. Rev. Lett., 75, 4714, 1995
- 3) J. S. Tsai, A. K. Jain, and J. E. Lukens, Phys. Rev. Lett., 51, 316, 1983
- 4) Yu. Mukhlin, G. Schon, and A. Shnirman, Nature, 398, 305, 1999
- 5) D. V. Averin, Solid State Commun., 105, 659, 1998
- 6) Y. Nakamura, Yu. A. Pashkin, and J. S. Tsai, Nature, 398, 786, 1999
- 7) Y. Nakamura, Yu. A. Pashkin, and J. S. Tsai, Proceeding to the "International Workshop on Macroscopic Quantum Coherence and Computing (MQC2)", in press

[超電導 Web21 トップページ](#)

【隔月連載記事】

超電導量子コンピュータの実現に向けて (その5)

NEC 基礎研究所
主席研究員 蔡 兆申

超電導電荷量子ビットの実験結果

今回は、(その4)までに説明した超電導状態にあるクーパー対電荷を利用した電荷量子ビットの動作原理とその制御方法に関する実験結果について解説する。

図 10 に実験に使った単一電子対箱の写真及びその模式図を示す。素子はアルミニウム薄膜(厚さ ~ 50nm)により形成し、トンネルバリアはアルミ酸化膜である。島の大きさは約 0.05×0.7 ミクロンである。共鳴状態を作る接合は、ジョセフソンエネルギーを磁場で変調できるように、図 10 のように二接合 SQUID の構造をとっている。測定はベース温度 30mK の希釈冷凍機中で行った。

量子ビットの観測は、島にもう一つ高抵抗の電流プローブ用のトンネル接合を接続することにより行う。この接合のゲートに適当なゲート電圧を加えることで、島内にクーパー電子対が一つ(電子 2 個)だけ多い状態に、プローブ接合を介してトンネルさせることができ、その状態に比例した平均的トンネル電流が生じる。このときこの素子の状態は 2 準位の量子状態間を量子振動しているが、これに対応してプローブのトンネル電流は振動している。したがって、パルス幅 t を変化させ、そのつど振動波形の一点を繰り返しプローブ電流としてサンプリングし、そのサンプリングポイント時間 t 移動することにより量子振動の状態が再現できる。

図11に、パルス電圧により量子振動状態を作り出したときに観測されたプローブ接合の電流を示す。パルス電圧印加時間 t の変化と共にプローブ電流が周期的に振動しているのが分かる。図11の一番高い山が共鳴条件に相当する。

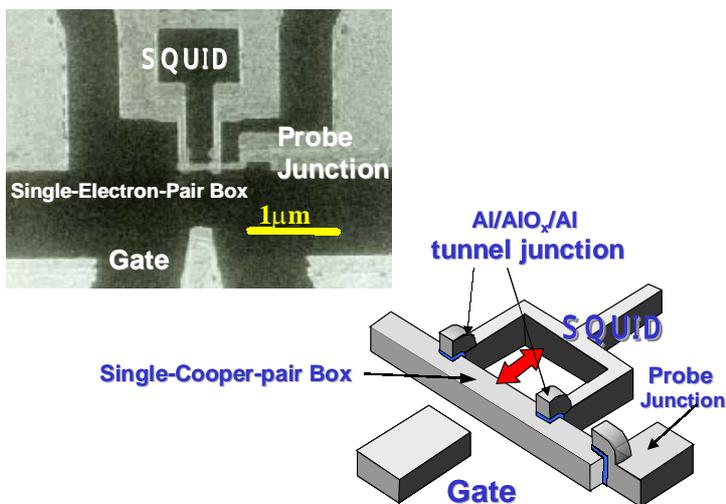


図 10 単一クーパー対電子箱電荷量子ビットの構造

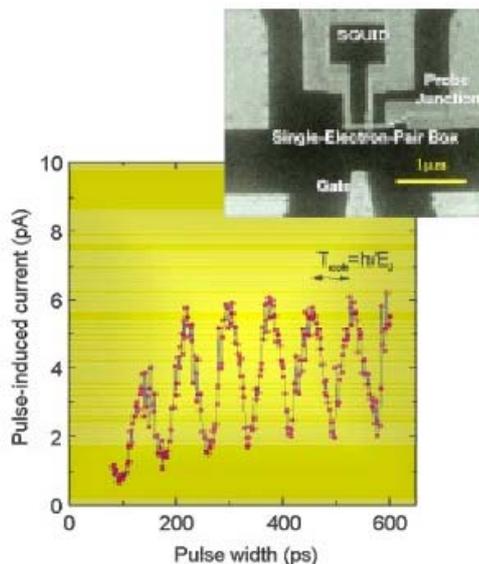


図 11 超電導電荷量子ビットの量子振動の観測

図12にパルス幅 t 、ゲート電圧、およびプローブの接合電流の関係を示す。z軸はプローブ電流、x軸はパルス幅 t 、y軸は直流ゲート電圧である。 t の増加と共にプローブ電流が周期的に振動しているのが分かる。実験の詳細説明は本文の範疇を超えるが、この観測された振動は紛れもなくコヒーレント量子振動である。量子振動の位相と周期は電場(t)と磁場の印加により外部より制御できる。⁶⁾ これは正に1量子ビットの制御に相当

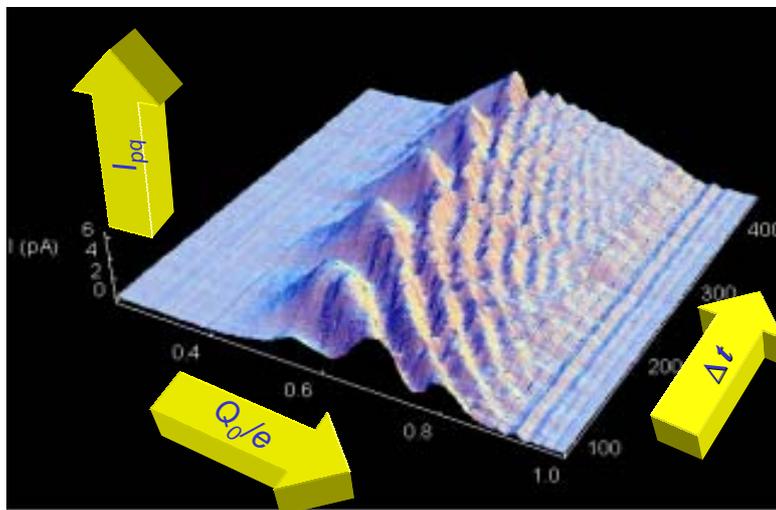


図 12 量子共鳴状態の時間発展とバイアス電圧による制御

している。 t を延長して量子コヒーレンスがどこまで続くか実験的に検証するのは量子計算の応用を考える上で、またデコヒーレンスのメカニズムを研究する上で大変有意義なことである。残念ながらこのような実験の統計だった結果はまだ得られていないが、コヒーレンス振動は最長で約5nsまで続いていたことが実験的に確認できている。この時間は各種外部ノイズ(電荷ノイズ等)により決められる。コヒーレンスを保ったまま、より多くのゲート操作を行うにはノイズの低減とクロックの高速化が必要である。後者に関しては、SFQ 回路を使ったps のオンチップパルス回路に期待が持てる。このようなps パルスを使っても、量子エラー修正に必要な 10^4 回のゲート操作を目標とすると、コヒーレンス時間をもう少し長く取る必要があるだろう。

実際の量子計算は、コヒーレンスが継続している間ゲートパルスを複数回印加して量子状態を思うように変換させ、最終的に答えを出すオペレーションを行う。ゲート操作の回数はアルゴリズムや計算のビット数によるが、有意義な計算には約1万以上必要だと現在のところ考えられている。このシステムでは、複数回のゲート操作による量子状態の制御にも成功している。複数パルス動作を分かりやすくするため、以下に数学的に等価であるスピン 1/2 を持った仮想的スピン状態を想定したブロッホ球を使った図式的モデル(図13)を使って説明する。図13で、ブロッホ球上の点またはそれに対応するベクトルは1量子ビットの状態である。このベクトルのz軸成分は

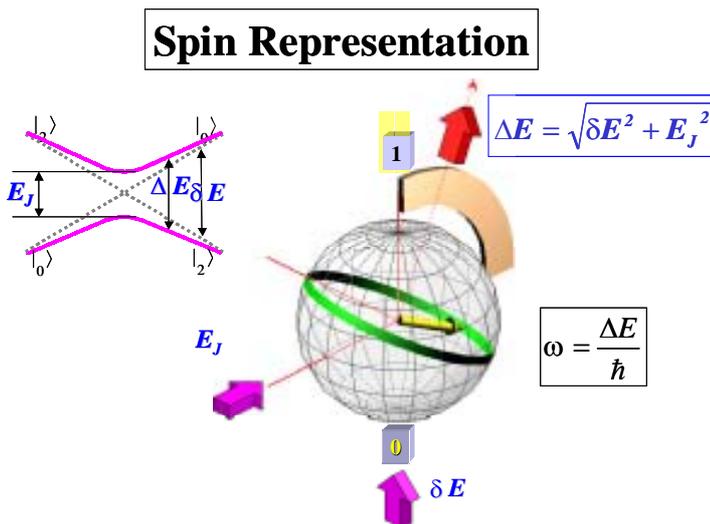


図 13 量子振動とその量子状態制御を示すブロッホ球モデル

量子ビットの振幅（図 11 の振幅）を現す。y-z 面からのずれは量子力学的位相の獲得を意味する。y 軸方向には E_y に相当する仮想磁場が存在し、スピンベクトルを y 軸に対し回転させる。z 軸方向には E_z に相当する仮想磁場が存在し、スピンベクトルを z 軸に対し回転させる。スピンベクトルは 2 つの磁場の合成磁場 $E = (E_y^2 + E_z^2)^{0.5}$ に駆動され回転する。ここで注目するのは、 E はゲート電圧によって外部より制御できる量である。したがって、ゲート電圧によりバイアス点を変化させ、同時にパルス幅を制御することにより、ブロッホ球上の任意の点に相当する量子状態を作り出すことができる。

量子ビット演算回路

1 量子ビット以外に、二つのビット間の量子からみあいを実現する「制御NOT」などの 2 量子ビットのゲートがあれば、全ての量子情報処理が行えることは証明されている。このゲートはまだこの系では実現されていないが、ビット間の静電的結合で実現できると期待されている。コヒーレンス振動は最長で約 5ns まで続いていたが、コヒーレンスを保ってより多くのゲート操作を行なうには、ノイズの低減とクロックの高速化が必要である。

高速化に関しては SFQ 回路を使った ps のオンチップパルス回路技術の進展に期待が持てる。ノイズの低減には、量子ビットの素子構造と検出手法に改良を加える必要があるだろう。

今回は最終回として、超電導磁束量子ビットの現状とこの解説のまとめ、および最近の話題について述べる。

参考文献

6) Y. Nakamura, Yu. A. Pashkin, and J. S. Tsai, Nature, 398, 786, 1999

[超電導 Web21 トップページ](#)

【隔月連載記事】

超電導量子コンピュータの実現に向けて（その6 最終回）

NEC 基礎研究所
主席研究員 蔡 兆申

超電導磁束量子ビット

ジョセフソン接合を使って量子ビットを構成するもう一つの方法に、磁束量子ビットがある。これは前回までに述べた超電導電荷量子ビットと量子共役関係にある素子である。磁束量子ビットでは、RF-SQUID がその基本構造である。図6（その4、超電導Web21 2002年7月号掲載）に記した二つの超電導量子ビット素子では、電荷に対して磁束、電圧に対して電流、キャパシターに対してインダクター；直列に対して並列（ドット・ループ）等と要素が入れ替わっている。この場合、接合抵抗は前者電荷量子ビットでは量子抵抗 R_Q より高く、後者ではその逆になっている。量子状態は前者では容量界面のスクリーンポテンシャル V_s が、また後者ではループ上のスクリーン電流 I_s が関係し、両者とも膨大な数の電子が関与する巨視的量子状態を形成している。

これまでに多くの量子コヒーレンスの実験（つまり1 量子ビットの実験）がこのRF-SQUID を使って行われてきた。⁷⁾ この単純な回路を使った量子情報処理の可能性も指摘されていた。⁸⁾ ごく最近になってストーニブルック⁹⁾ とデルフト¹⁰⁾ のグループがそれぞれこの量子コヒーレンスの証拠としてエネルギーバンドにギャップが存在することを初めて報告している。しかし未だに量子ビットの実験には成功していないようである。

（注：2002年3月に、第10回JST国際シンポジウムとして量子コンピューティング会議（ICQC02）が開催され超電導磁束量子ビット実験の成功が報告された。補遺参照）

上記の $L_0 \sim \phi_0$ という条件は超電導ループの径を通常100nm 以上にする必要があったが、径の大きさに比例する自発放出によるデコヒーレンスが無視出来ない恐れがある。自発放出を低減するためにループの径を1nm 以下に限定し、かつ明確な二準位系を実現するために Mooij らは3接合SQUID によって構成される磁束量子ビットを提案している。¹¹⁾ この設計では1ms 以上のデコヒーレンス時間、そしてQ は 10^4 以上と期待されている。

Ioffe らは更に大胆な磁束量子ビットの提案をしている。¹²⁾ これは高温酸化物超電導体などで発見されているd波超電導体を使いジョセフソン接合を構成する方法である。二つのs波超電導体の中間に $\langle 110 \rangle$ 結晶方位のd波超電導体を挟んで SDS 接合を作る。このような接合の作製自体大変困難な課題を幾つも含んでいるが、とりあえずこれが実現するとする。オーダーパラメーターの対称性に起因してジョセフソンエネルギーの $\cos \phi$ に比例する項が消滅し、ジョセフソンエネルギーは $E_J \cos^2$ と表される。そのためこの素子では、固有の双安定状態が超電導ループが無くても実現する。この様な二準位系を利用すると、外界との結合の極めて弱い量子ビットが構成できると指摘されている。

一般的に超電導磁束量子ビットは電荷量子ビットに比べると、背景磁束ノイズが背景電荷ノイズより小さい、オンオフ可能なビット間の結合が作りやすい、などの利点がある。後者は磁束ビット間をDC SQUID を含む超電導磁束トランスにより構成できる。結合のオンオフはDC SQUIDの超電導臨界電流を磁氣的に制御することで達成できる。しかしこれが実現可能か否かは実験結果を待つ以外ななんとはいえないだろう。実験についてはデルフト大の3 接合SQUID の実験が一番進んでいるようなので、その結果が注目される。超電導単一クーパー対箱電荷量子ビットがうまくいっているのもうまいいく気がするが、デコヒーレンス時間がどの程度になるかは実験結果を見てみる必要がある。

今後の課題

以上解説してきたように、量子干渉状態を制御して実現する1量子ビット素子の動作が、超電導状態という巨視的量子状態を利用した超電導クーパー対単一電子箱デバイスで実現できることがわかった。しかし実際に実用レベルの量子コンピュータを実現するには、まだまだ道程は長い。我々の電荷量子ビットの研究に限って言えば、これから実証すべき重要な課題は、

- (1) 2ビット量子ゲートの実現
- (2) 平均値でない単ビットずつの読み出し方の確立
- (3) 量子絡み合い状態の確認
- (4) 量子コヒーレンスを保ちながらゲートオペレーションを最上限で何回行えるかの確認
(量子エラー訂正を使った場合 10 万回程度は必要)
- (5) そして最後に固体電子素子に最も期待されているスケールアップの可能性の確認である。

最後の点に関しては、シリコンデバイスにおいて輝かしい成功を収めた著名な指数関数的スケールアップ則が即座に思い起こされる。このムーアの法則をそっくりそのまま借用すると、2010年には約100量子ビットの超電導電荷量子演算回路が実現することになり、実用に近い量子コンピューティングが可能になる。このスケジュールは楽観的過ぎるだろうが、実際これがひとたび実現すると、これまでのコンピュータの計算能力を遥かに凌ぐ、全く新たな情報処理のパラダイムを我々は入手できるであろう。

補遺： 量子ビットの最近の進展について補足する。この原稿を依頼されて連載してきたが、この間に、量子ビットの実験は世界各国で活発化し目覚ましい進展を遂げつつある。

2002年3月12～14日に東京お台場の日本科学未来館で第10回JST国際シンポジウムとして量子コンピューティング会議(ICQC02)が開催された。この会議の報告はこの「超電導 Web21」2002年5月号に掲載されたが、超電導系の量子ビットに新しい結果が報告され、超電導磁束量子ビットの動作にも成功している。この解説の内容が早くも改定を必要とする状態であることや、デコヒーレンス時間もマイクロ秒のオーダーに近づきつつあることを思うと、量子計算機の実現は意外に早いのではないかと思わせる。

参考文献

- 7) 例えば C.D. Tasche, Phys. Rev. Lett., 64, 2358, 1990; R. Rouse, S. Hann, and J. e. Lukens, Phys.Rev. Lett., 74, 1614, 1995 など
- 8) M.F. Becko, A.M. Herr, M.J.Feldman, IEEE Trans. Appl. Supercond. , 3638, 1997
- 9) J.R. Friedman, V. Patel, W. Chen, S.K. Tolpygo, J.E. Lukens, Nature, 406, 43, 2000
- 10) C.H.van der Wal, A. C. J. ter Haar, F.K. Wilhelm, R.N.Schouten, C.J.P. M.Herman, T.P.Orlando, S.Lloyd, J.E.Mooij, Science, 290, 773, 2000
- 11) J.E. Mooij, T.P. Orlando, L. Levitov, Lin Tian, Casper H. van der Wal, Seth Lloyd, Science, 285, 1036, 1999
- 12) L.B. Ioffe, V.B. Geshkenbein, M.V.Feigel'man, A.L.Fauchere, G. Blatter, Nature, 398, 689, 1999

[超電導 Web21 トップページ](#)